

# PATENT ABSTRACTS OF JAPAN

(11) Publication number : **07-056143**  
(43) Date of publication of application : **03.03.1995**

(51) Int.CI.

**G02F 1/133**  
**G09G 3/36**

(21) Application number : **05-198636**

(71) Applicant : **SHARP CORP**

(22) Date of filing : **10.08.1993**

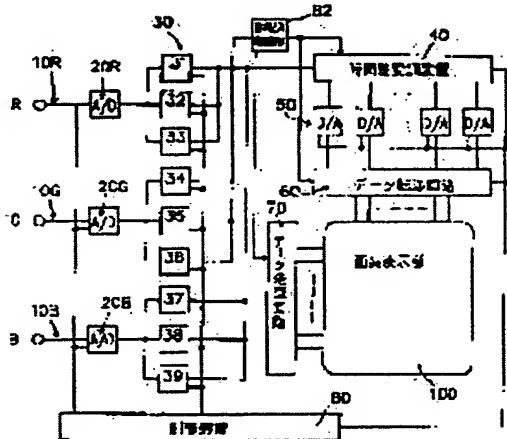
(72) Inventor : **MATSUURA MANABU**  
**YONEDA YUTAKA**

## (54) PICTURE DISPLAY DEVICE

### (57) Abstract:

**PURPOSE:** To extremely improve display quality by preventing the unevenness of luminance or a flicker from occurring, preventing the brightness of a display from being reduced and preventing such a failure that the natural hue of a picture which should be displayed on a screen is deteriorated from occurring based on the difference of the visual sense of a person with respect to respective colors.

**CONSTITUTION:** Respective chrominance signals from signal conductors 10R, 10G and 10B are inputted to A/D conversion devices 20R, 20G and 20B provided for every color and converted to a digital signal from an analog signal. Besides, storage devices 31-39 respectively storing the chrominance signals by one field are connected to the conversion devices 20R, 20G and 20B. The chrominance signals from the storage device group 30 are respectively inputted to a writing time modulation device 82 and a time base modulation device 40. The modulation device 82 is a circuit modulating the writing time of a signal for display on a picture element and the modulation device 40 is a circuit expanding or compressing the chrominance signal of every color from the storage device group 30 in the direction of a time base.



## LEGAL STATUS

[Date of request for examination] **07.08.2000**

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] **3230629**

[Date of registration] **14.09.2001**

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

*THIS PAGE BLANK (USPTO)*

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平7-56143

(43) 公開日 平成7年(1995)3月3日

(51) Int.Cl.  
G 0 2 F 1/133  
G 0 9 G 3/36

識別記号 550  
序内整理番号 9226-2K

F I

技術表示箇所

(21) 出願番号 特願平5-198636  
(22) 出願日 平成5年(1993)8月10日

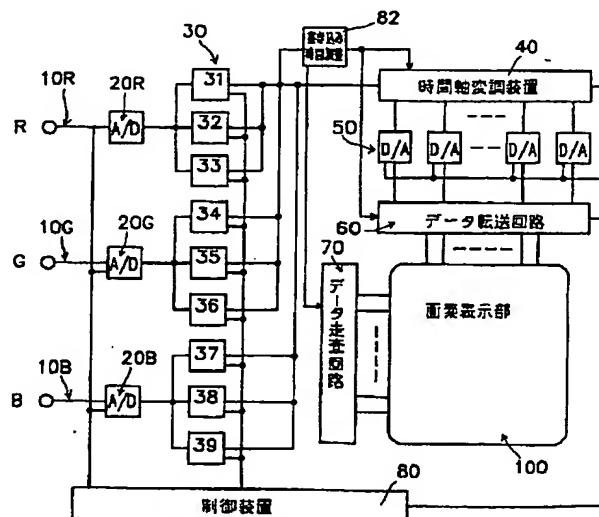
(71) 出願人 000005049  
シャープ株式会社  
大阪府大阪市阿倍野区長池町22番22号  
(72) 発明者 松浦 学  
大阪府大阪市阿倍野区長池町22番22号 シ  
ヤープ株式会社内  
(72) 発明者 米田 裕  
大阪府大阪市阿倍野区長池町22番22号 シ  
ヤープ株式会社内  
(74) 代理人 弁理士 山本 秀策

(54) 【発明の名称】 画像表示装置

(57) 【要約】

【目的】 輝度ムラ或はフリッカ等の発生を防止し、表示の明るさの減少を防止し、人間の各色に対する視感の違いに基づいて画面上に表示すべき画像が表示すべき自然の色あいが損なわれるという不具合の発生を防止し、表示品位を格段に向上することができる画像表示装置を提供する。

【構成】 各信号線 10 R、10 G、10 B からの各色信号は、各色毎に設けられた A/D 変換装置 20 R、20 G、20 B にそれぞれ入力され、アナログ信号からデジタル信号へ変換される。A/D 変換装置 20 R、20 G、20 B に、それぞれ色信号を、1 フィールドずつ記憶する記憶装置 31～39 が接続される。記憶装置群 30 からの色信号は、書き込み時間変調装置 82 と時間軸変調装置 40 とにそれぞれ入力される。書き込み時間変調装置 82 は、画素への表示用信号の書き込み時間を変調する回路であり、時間軸変調装置 40 は、記憶装置群 30 からの各色毎の色信号を時間軸方向に伸長或は圧縮する回路である。



## 【特許請求の範囲】

【請求項1】複数の画素がマトリクス状に配列された表示手段と、

該複数の画素を走査して、各画素を表示用信号が書き込み可能な状態に設定する走査手段と、

該複数の画素に、それぞれ表示用信号を供給する複数の表示駆動手段と、

各画素への表示用信号の書き込み時間を、該走査手段による走査の進行に従って変調する時間変調手段とを備えた画像表示装置。

【請求項2】該表示手段は、該複数の画素の内、行方向に配列された複数の画素行にそれぞれ接続され、前記走査手段からの走査信号を各画素行にそれぞれ供給する複数の走査信号線と、

該複数の画素の内、列方向に配列された複数の画素列にそれぞれ接続され、前記表示駆動手段からの表示用信号を各画素列へそれぞれ供給する複数の表示信号線とを備え、

前記時間変調手段は、該複数の走査信号線の内、少なくとも一つの走査信号線の走査期間を、他の複数の走査信号線の走査期間と異なるように定める請求項1記載の画像表示装置。

【請求項3】前記時間変調手段は、1画面分の表示用信号の転送時間を、1画面に対応して変更する請求項1記載の画像表示装置。

【請求項4】表示用信号の予め定める信号成分に基づいて、表示用信号を複数の種類のいずれか一つに識別する信号識別手段が設けられ、前記時間変調手段による画素へ表示用信号の書き込み時間の変調が、該信号識別手段からの情報に基づいて行われる請求項1または3のいずれかに記載の画像表示装置。

【請求項5】前記表示用信号として色成分を有するカラー表示用信号が用いられ、前記信号識別手段は、表示用信号に含まれる色成分の相違によって該カラー表示用信号を識別する請求項4記載の画像表示装置。

【請求項6】前記表示駆動手段は、表示用信号を記憶する記憶手段を備え、前記時間変調手段は、該記憶手段に記憶された表示用信号を記憶手段から読み出す読み出しタイミングを変化することによって、前記複数の画素への表示用信号の書き込み時間の変調を行う請求項1～5のいずれかに記載の画像表示装置。

【請求項7】前記表示手段は、液晶表示素子である請求項1～6のいずれかに記載の画像表示装置。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】本発明は、画像表示装置に関し、詳しくは、アクティブ駆動方式の画像表示装置に関し、より詳しく述べるならフィールド順次走査方式の走査が行われる液晶表示装置などの画像表示装置に関する。

## 【0002】

【從来の技術】以下に、本願明細書に於ける用語「フィールド」と「フレーム」とを定義する。以下の説明に於て、例として液晶表示装置を想定する。

【0003】フレーム：液晶表示装置に表示される單一の完結した画像。

【0004】フィールド：「フレーム」の構成要素である画像。

【0005】線順次走査において、画面を上から下まで1回走査すると1フィールド分の画像を表示出力した事

10 になる。1フィールド期間は、画面の上端から走査を開始する走査開始時刻から、次に前記上端から走査を再び開始する迄の時間である。画像信号がインターレース信号の場合、2フィールドで1フレームの画像となる。画像信号がノンインターレース信号の場合、1フィールドで1フレームの画像となる。

【0006】面順次走査においては、1回画面を走査すると1フィールドの画像となる。1フィールド期間は画面を1回走査し、次に画面を走査するまでの時間を指す。フィールド及びフレームを上述のように定義すると、インターレース信号をR(赤色)信号、G(緑色)信号、B(青色)信号に分けて、そのまま面順次走査すると、6フィールドで1フレームの画像が完成することになる。

【0007】以下に於て、1TVフィールドあるいは1TVフレームという用語を使用する。1TVフィールドは、通常のTV(テレビジョン)信号で扱うフィールドを意味し、2TVフィールドで1TVフレームの1枚の画像が完成される。参考までに述べるなら、NTSC(M)信号の場合、1TVフィールド期間は約16.7msec(60Hz)、PAL・SECAM(B/G/D/K/I/L)信号の場合、1TVフィールド期間は20msec(50Hz)となる。

【0008】図11は、従来のアクティブ駆動方式の液晶表示装置の1画素に相当する構成の回路図である。該液晶表示装置は、複数の走査信号線6とデータ信号線5とを備え、複数の画素がマトリックス状に設けられている。各画素は、駆動素子3と画素容量1と補助容量8とを含んで構成されている。画素容量1は、画素容量1の一方の電極と他方の電極との間に液晶を挟持した構成である。駆動素子3は、例としてTFT(薄膜トランジスタ)から構成されている。このTFTのドレイン端子及びソース端子を介して、データ信号線5と画素容量1の前記一方の電極(画素電極)とが接続され、TFTのゲート端子は、走査信号線6に接続されている。画素容量1の前記他方の電極はコモン電源線7に接続されている。このような構成が、各画素毎に設けられている。

【0009】各走査信号線6は、各走査信号線6毎に順次的に走査信号を出力するデータ走査回路(図示せず)に接続され、各データ信号線5は、画像表示用のデータ信号を各駆動素子3に転送するデータ転送回路(図示せ

す)に接続されている。データ転送回路は表示用データ信号を、1走査線毎か、もしくは、1画素毎にデータ信号線5に出力する。いずれか一つの走査信号線6をアクティブにすると、アクティブとなった走査信号線6に接続された複数の駆動素子3がオンとなり、データ信号線5上の表示用データ信号が、駆動素子3を介して画素容量1に電荷として供給される。そして、画素容量1に蓄積された電荷によって、前記挿持されている液晶に電圧が印加されて表示が維持されることになる。

【0010】一方、実際には、画素容量1に、比較的高抵抗ではあるがリーク抵抗が存在するので、蓄積された電荷がこのリーク抵抗を介して洩れ出し、駆動素子3が再びオンするまでの間に画素容量1の端子間電圧が減衰し表示品位を低下させる事になる。この為、図11に示されるように、画素容量1と並列に補助容量8を設ける構成にし、補助容量8によって電圧を維持する方法が採用されている。

【0011】また、画素容量1、つまり前記一方の電極及び他方の電極に挿まれた液晶に対して、交流駆動を行う必要がある。このとき、液晶に印加される駆動電圧の周期的な極性の反転によりフリッカーが生じないよう1走査線毎に駆動電圧の極性を反転させる1H反転駆動が行われている。しかし、1H反転駆動の場合、各走査線間の電圧差が大きい。これに伴い、前記1H毎の駆動電圧の反転に対して、液晶配向の変化が追随できず、表示の急峻な変化を明瞭に表示できないという不都合がある。

【0012】その改善策として、各走査線間に金属薄膜などの遮光性材料からなるブラックマトリクスを設ける手段が採用されている。しかし、このブラックマトリクスは、液晶表示装置の開口率を低下させ、画像が暗くなるという弊害がある。

【0013】その解決のための手段の一つとして、カラー化の際に、1色毎に面走査を行うフィールド順次走査方式が有効である。フィールド順次走査方式は、2色以上の色を時分割で表示することによって、時間継続的な加法混色を行うカラー技術である。本願出願人が提案した特願平3-77983(特開平4-310925)に於て、フィールド順次走査方式における駆動方式として2つの実施例が挙げられている。この出願における第1の実施例は、1画素に含まれる駆動回路として、図11の駆動回路の構成に加え、図12のように、駆動素子3と画素容量1との間にバッファアンプ回路2を備え、該バッファアンプ回路2と画素容量1とに並列に保持容量4を接続した構成にしている。

【0014】本従来技術の駆動回路は、図13のタイミングチャートで示されるように動作する。本従来技術の駆動回路に於て、1フィールド期間をR表示時間TR、G表示時間TG及びB表示時間TBに時分割する。また、各R画像、G画像及びB画像の表示用データの画素部へ

の各転送時間 $\tau$ を極めて短時間に行い、残りの表示時間TR、TG、TBで表示を行う。このバッファアンプ回路2の高入力インピーダンスは、転送された表示用データを保持容量4で確実に保持し、次の表示用データが転送されるまでの期間、つまり表示期間TR、TG、TBの期間、画素容量1に電荷を維持する作用を実現している。また、転送時間 $\tau$ の期間中、最初の第1走査ラインから、最終の第n走査ラインまでの各走査ラインが順次オンする場合を想定すると、各走査ラインのオン時間は、

10 図13(3)～同図(7)のように示すことができる。

【0015】本従来技術の第2の実施例は、図14に示されるように、画素内の回路構成として、図12の駆動回路の構成に加え、駆動素子3のドレインにスイッチSW1の共通端子を接続し、トランジスタから構成されるバッファアンプ回路2のゲートにスイッチSW2の共通端子を接続している。スイッチSW1、SW2の各一方の個別端子は相互に接続され、他方の個別端子も相互に接続される。スイッチSW1、SW2の各一方の個別端子とコモン信号線7との間に、保持容量4-aが接続され、スイッチSW1、SW2の他方の個別端子とコモン信号線7との間に保持容量4-bが接続される。保持容量4-a、4-bのいずれか一方で保持している電荷による電圧で表示を行っている間に、保持容量4-a、4-bのいずれか他方の保持容量に電荷を蓄えるようにしている。

【0016】このような構成によって、保持容量4-a、4-bのいずれか一方への表示用データの転送と表示用データの画素容量1への書き込みとを交互に行うことができる。図15は、前記本従来例の第2の実施例の動作を説明するタイミングチャートである。図15(1)～同図(2)は、表示用データの保持容量4-a、4-bへの転送時間を示す。1フィールド時間内に於て、R画像、G画像及びB画像の転送が可能となっている。従って、本従来例に於て、該転送時間 $\tau$ が1/3フィールド期間に延ばされている。

【0017】本願出願人による特許出願平4-221775及び特許出願平4-221774では、明瞭な表示が可能であり、しかも、表示の切り換えを迅速に行える手段として、画素内の具体的回路構成を示唆する発明がなされている。本願出願人による特願平4-221775は、図14の回路にリフレッシュ回路を付加し、画素容量の電荷をリフレッシュさせることにより、画素容量に対して交流駆動を可能にすることを示唆する発明を開示している。また、本願出願人による特願平4-221774は、前記バッファアンプ回路2を、保持容量の電圧に応じて画素容量に正電位あるいは負電位の電荷を供給することができる双方アンプ回路にすることにより、交流駆動が行えるようにした発明を示唆している。

【0018】フィールド順次走査方式の駆動回路システムとして、特開昭64-5282が挙げられる。この従来技術に於て、透過型液晶表示装置におけるカラー表示

が可能な構成を示している。即ち、この透過型液晶表示装置に於て、表示部である液晶セル以外に、各3原色（赤（R）、緑（G）、青（B））毎の各表示用信号であるR信号、G信号及びB信号毎に、標本化回路と、1フレーム分の画像に相当する表示用信号と次のフレーム分の画像に相当する表示用信号とを蓄積する一対のフレームメモリとを備えている。さらに、該透過型液晶表示装置は、該一対のフレームメモリから読み出される表示用信号を、前記R、G、B信号毎に選択する表示期間制御部と、液晶セルへ表示用電圧を印加し、かつ該表示用電圧を保持するための液晶制御部と、R、G、B各色毎に用いられる3つの光源部と、該3つの光源部からの各光源光を、遮断あるいは通過させる液晶シャッターとを備えている。該従来技術に於て、垂直走査時間を3等分に時分割して、各R、G、B信号を該一対のフレームメモリから交互に読みだし、カラー表示を行う方法が示唆されている。

## 【0019】

【発明が解決しようとする課題】フィールド順次走査方式において、画素部へのデータ転送を単純に行う場合、即ち、データ転送回路から最遠部に位置し、最後に表示用信号の書き込みが行われる画素行に、不足なく書き込みを行うことができる時間 $t$ を用いて、図13に示されるように、各画素行にこの時間間隔 $t$ で順次書き込みを行うと、画面の上下の部分である第1走査ライン付近と最終走査ライン付近とで表示時間が異なることになる。これにより、液晶表示装置に於て、輝度ムラ或はフリッカ等が発生する。更に、走査ライン毎に画像としての有効表示時間が次第に減少し、画面の明るさの減少等の弊害が生じる。また、人間の色に対する視度の違いから、各色を同一の表示時間で表示すると、画面上に表示すべき画像が表示すべき自然の色あいが損なわれるという不具合があった。

【0020】本発明は、上記課題を解決しようとしてなされたものであり、輝度ムラ或はフリッカ等の発生を防止し、表示の明るさの減少を防止し、人間の各色に対する視感の違いに基づいて画面上に表示すべき画像が表示すべき自然の色あいが損なわれるという不具合の発生を防止し、表示品位を格段に向上することができる画像表示装置を提供することである。

## 【0021】

【問題を解決するための手段】以上の問題を解決するために、本発明の画像表示装置は、複数の画素がマトリクス状に配列された表示手段と、該複数の画素を走査して、各画素を表示用信号が書き込み可能な状態に設定する走査手段と、該複数の画素に、それぞれ表示用信号を供給する複数の表示駆動手段と、各画素への表示用信号の書き込み時間を、該走査手段による走査の進行に従って変調する時間変調手段とを備えており、そのことにより、上記問題点が解決される。

【0022】本発明に於て、該表示手段は、該複数の画素の内、行方向に配列された複数の画素行にそれぞれ接続され、前記走査手段からの走査信号を各画素行にそれぞれ供給する複数の走査信号線と、該複数の画素の内、列方向に配列された複数の画素列にそれぞれ接続され、前記表示駆動手段からの表示用信号を各画素列へそれぞれ供給する複数の表示信号線とを備え、前記時間変調手段は、該複数の走査信号線の内、少なくとも一つの走査信号線の走査期間を、他の複数の走査信号線の走査期間と異なるように定める場合がある。

【0023】本発明に於て、前記時間変調手段は、1画面分の表示用信号の転送時間を、1画面に対応して変更する場合がある。

【0024】本発明に於て、表示用信号の予め定める信号成分に基づいて、表示用信号を複数の種類のいずれか一つに識別する信号識別手段が設けられ、前記時間変調手段による画素へ表示用信号の書き込み時間の変調が、該信号識別手段からの情報に基づいて行われる場合がある。

20 【0025】本発明に於て、前記表示用信号として色成分を有するカラー表示用信号が用いられ、前記信号識別手段は、表示用信号に含まれる色成分の相違によって該カラー表示用信号を識別する場合がある。

【0026】本発明に於て、前記表示駆動手段は、表示用信号を記憶する記憶手段を備え、前記時間変調手段は、該記憶手段に記憶された表示用信号を記憶手段から読み出す読み出しタイミングを変化することによって、前記複数の画素への表示用信号の書き込み時間の変調を行う場合がある。

30 【0027】本発明に於て、前記表示手段は、液晶表示素子である場合がある。

## 【0028】

【作用】本発明に従えば、液晶への有効電圧印加時間が長くなると共に、走査の最初の走査ラインと最終の走査ラインでの液晶への電圧印加時間の差が小さくなり、輝度ムラ、フリッカ等の発生を抑えることができる。また、色成分に対する、人間の視感の違いを補正する手段により、自然な色彩の表現が可能となる。

## 【0029】

40 【実施例】以下、本発明の実施例を、図面を参照して詳細に説明する。

【0030】図1は本発明の第1の実施例の液晶表示装置のブロック図である。同図において、本発明の表示装置に入力されるR（赤色）、G（緑色）及びB（青色）の各色毎の表示用信号は、各色に対応する信号線10R、10G、10Bに、外部の制御装置から供給される。各信号線10R、10G、10Bからの各色信号は、各色毎に設けられたA/D変換装置20R、20G、20Bにそれぞれ入力され、アナログ信号からデジタル信号へ変換される。

【0031】A/D変換装置20Rに、それぞれ赤色信号を、1フィールドずつ記憶する記憶装置31、32、33が接続され、A/D変換装置20Gに、それぞれ緑色信号を、1フィールドずつ記憶する記憶装置34、35、36が接続され、A/D変換装置20Bに、それぞれ青色信号を、1フィールドずつ記憶する記憶装置37、38、39が接続されている。これらの記憶装置31~39を記憶装置群30と総称する。記憶装置群30に於て、各色毎の色信号を、第nフィールド、第(n+1)フィールド及び第(n+2)フィールドの3つのフィールド時間に亘って、それぞれ記憶することができる。

【0032】記憶装置群30からの色信号は、書き込み時間変調装置82と時間軸変調装置40とにそれぞれ入力される。書き込み時間変調装置82は、画素への表示用信号の書き込み時間を変調する回路であり、時間軸変調装置40は、記憶装置群30からの各色毎の色信号を時間軸方向に伸長或は圧縮する回路である。時間軸変調装置40からのデジタル信号は、時間軸伸長或は圧縮されたデジタル信号をアナログ信号に変換する複数のD/A変換装置50によってアナログ信号に変換される。D/A変換装置50は、即ち画素表示部100に於てマトリクス状に配列されている複数の画素の行方向に配列されているD/A変換装置50には、複数の画素がマトリクス状に配列された画素表示部100における液晶を駆動する信号電圧を発生するデータ転送回路60が接続されている。

【0033】また、画素表示部100に於ける表示動作は、画素表示部100のマトリクス状に配列された複数の画素の各行毎の画素行を、データ走査回路70によって順次的に走査することによって実現される。本実施例の液晶表示装置は、更に、前記各装置を制御する制御装置80を備えている。

【0034】また図中の前記各構成要素は、同一の基板上に構成されても良く、別個の基板の上に構成されてもよく、その組み合わせは任意である。

【0035】尚、図1に示される本実施例に於て、時間軸変調処理を記憶装置群30とD/A変換装置50との間に設けた時間軸変調装置40によって行う構成としている。一方、本実施例に於て前記時間軸変調処理を他の手段、例えば記憶装置群30からの読み出しタイミングを変えることにより、各色信号を時間軸方向に伸長あるいは圧縮処理を行う等の手段によって行っても何ら差し支えない。これは、以降の実施例においても同様である。

【0036】次に原信号をインターレース信号とし、1TVフィールド期間中に1TVフレームの全表示用信号をノンインターレース方式で画素表示部100に表示する動作を説明する。ここで、赤色信号の第nTVフィールドの色信号を記号R<sub>n</sub>で表し、緑色信号の第nTVフ

ィールドの色信号を記号G<sub>n</sub>で表し、青色信号の第nTVフィールドの色信号を記号B<sub>n</sub>で表す。同様にして、赤色信号、緑色信号、青色信号の第(n+1)TVフィールドの各色信号を、記号R(n+1)、G(n+1)、B(n+1)で表す。

【0037】図1に於て、色信号線10R、10G、10Bから、3TVフィールド分の色信号R<sub>n</sub>、R(n+1)、R(n+2)；G<sub>n</sub>、G(n+1)、G(n+2)；B<sub>n</sub>、B(n+1)、B(n+2)が、本実施例の液晶表示装置に入力される。このとき、各色信号は、A/D変換装置20によってアナログ信号からデジタル信号に変換され、記憶装置群30に入力されて記憶される。

【0038】その際に、各色信号を必要に応じて水平時間軸に沿って時分割して入力する。入力する順番は、第nTVフィールドの色信号R<sub>n</sub>、G<sub>n</sub>、B<sub>n</sub>を記憶装置31、34、37に記憶し、次の(n+1)TVフィールドの色信号R(n+1)、G(n+1)、B(n+1)を記憶装置32、35、38に記憶し、さらに、次の第(n+2)TVフィールドの色信号R(n+2)、G(n+2)、B(n+2)を記憶装置33、36、39に記憶していく。第(n+2)TVフィールドの色信号R(n+2)、G(n+2)、B(n+2)を記憶している処理の間に、第nTVフィールドと第(n+1)TVフィールドの色信号、つまり、1TVフレームの全信号を出力し表示する処理を行う。

【0039】その表示は以下のように行われる。制御装置80によって、記憶装置群30から、色信号R<sub>n</sub>、R(n+1)のデータを選択し、時間軸変調装置40に入力される。記憶装置群30に記憶されているデータは、必要に応じ水平時間軸方向に時分割されて記憶されているので、前記選択されたデータは、時間軸伸長装置40により水平時間軸に沿って伸長される。時間軸変調された各色信号のデータは、D/A変換装置50でアナログ信号に変換され、画素表示部100における表示に適した信号形態に変換される。D/A変換装置50からのアナログ信号形式の色信号は、データ転送装置60に入力される。

【0040】データ転送回路60によって画素表示部100に転送される、例として赤信号R<sub>n</sub>、R(n+1)の表示動作は、図2のタイミングチャートに示される。本実施例に於て、1TVフィールド期間を赤色表示期間、緑色表示期間、及び青色表示期間に時分割する。赤色表示期間に於て、時刻t<sub>0</sub>に於てデータ転送回路60は、赤色の色信号R<sub>1</sub>を第1走査線～第n走査線にそれぞれ接続された各画素に出力する。一方、第1走査信号線～第n走査信号線への各走査信号は、全て同一の時刻t<sub>0</sub>に於て立ち上がる。ここで、第1走査線への走査信号のオン期間P<sub>1</sub>は、第n走査線に接続された画素の液晶に十分に色信号を書き込むことができる時間に選ばれ

ている。オン期間 $P_1$ で色信号を画素に書き込むことにより、第n走査線に接続された画素の液晶は、その配向状態を印加される色信号の電圧に対応して定まる配向状態に変化させてしまうことができる。

【0041】本実施例に於て、各走査線のオン期間は、前記時刻 $t_0$ で開始され、第1走査線から第n走査線に走査が進行するに従って、次第に遅延する各時刻 $t_1, t_2, \dots, t_n$ で終了する。従って、各走査線のオン期間 $P_1, P_2, P_3, \dots, P_n$ は、次第に長くなる。このとき、各走査線に接続された画素の液晶は、前記立ち上がり開始時刻 $t_0$ から前記時間 $P_1$ で立ち上がる。従って、いずれの走査線に接続された画素の液晶も、前記時刻 $t_0$ から時間 $P_1$ 経過した時刻 $t_1$ 以降の期間に於て、表示を行うことになる。以下、同様にして各走査線に対する走査が進行する。

【0042】本実施例の液晶表示装置は、フィールド順次走査されるので、一つの色信号に対応する表示期間は、例えば $1/3\text{TV}$ フィールド期間になる。画素表示部100に表示中の信号以外の色信号（データ）を蓄積する手段がない場合には、該赤信号の画素データが、図2に示すような、極めて短い書き込み時間 $\tau$ に於て、色信号 $R_n, R_{(n+1)}$ のデータが画素表示部100に転送され、残りの時間 $T_R$ が表示期間になる。この時、赤色の色信号 $R_n, R_{(n+1)}$ を転送するとき、画素への書き込み時間を変調させる書き込み時間変調装置82によって、データ走査回路70とデータ転送回路60と時間軸変調装置40等が制御され、図2に示すように、走査線のオン時間を少なくとも1ラインは他と異なるようになる。図2に示される実施例に於て、前述したように、第n走査線のオン期間の開始時刻 $t_0$ をどの走査線についても同時刻にし、各オン期間 $P_1, P_2, \dots, P_n$ が順次的に長くなるように変化させる例が示されている。

【0043】このように、各走査線のオン期間を次第に変化させると、第1走査線に接続された画素の液晶の立ち上がり時間と第n走査線に接続された画素の液晶の立ち上がり時間の差が縮まり、輝度ムラやフリッカの発生を抑えることができる。また、表示の明るさの減少を防止することができ、表示品位を格段に向上することができる。

【0044】尚、走査信号の発生タイミングは、図2のタイムチャートに示されるように、各走査線の走査開始時刻が同一の時刻に選ばれるタイミングに限定されず、他のタイミングに選ばれてもよい。例えば、図4に示すような以下に説明するタイミングに選ばれてもよい。第1走査線のオン期間は、前記時刻 $t_0$ から開始され、前記期間 $P_1$ 経過後の時刻 $t_1$ で終了する。第i走査線（ $i = 2 \sim n$ ）のオン期間の開始時刻 $t_{ia}$ （ $i = 2 \sim n$ ）は、第 $(i-1)$ 走査線のオン期間の開始時刻 $t_{(i-1)a}$ 以後であって、前記開始時刻 $t_{(i-1)a}$

aから期間 $P_1$ が経過する以前の時刻に選ばれる。

【0045】第i走査線（ $i = 2 \sim n$ ）のオン期間の終了時刻 $t_{ib}$ （ $i = 2 \sim n$ ）は、前記開始時刻 $t_{ia}$ から、期間 $P_i$ 経過後の時刻に選ばれる。この期間 $P_i$ は、前記期間 $P_1$ 以上の期間であって、かつ第1走査線から第n走査線に向けて走査が進行するに従い、次第に長くなる期間に選ばれる。

【0046】このようにして、第 $(n-1)$ 走査線と第n走査線との各オン期間が重なる様なタイミングで走査信号を発生してもよい。

【0047】走査信号の発生タイミングに関する更に他の変形例として、図5に示すように、第 $(i-1)$ 走査線（ $i = 2 \sim n$ ）と第i走査線（ $i = 2 \sim n$ ）とで、オン期間が重ならないタイミングであって、各走査線のオン期間 $P_i$ （ $i = 1 \sim n$ ）が、走査の進行に従って次第に長くなるタイミングに選ばれてもよい。また、以上の走査信号の各発生タイミング例を組み合わせたタイミングであっても良い。

【0048】また、画素への書き込み時間を変調させる別な実施例として、図3に破線で示す1TVフィールド中の3等分された各色信号毎の各表示時間を、画面信号に基づいて、図3に実線で示すタイミングへ変化させるようにしてよい。図3に於て、例えば色成分信号に基づき、例として、赤色の表示期間 $T_R$ を最短期間とし、緑色の表示期間 $T_G$ を前記表示期間 $T_R$ よりも長くし、青色の表示期間 $T_B$ を前記表示期間 $T_G$ よりも長くするように、表示時間を変化させている。

【0049】このように、各色毎の表示期間 $T_R, T_G, T_B$ を変化させることにより、人間の色に対する視覚の違いを補正することができる。従って、人間の色に対する視覚の違いから、各色を同一の表示時間で表示すると、画面上に表示すべき画像に於て表示されるべき自然の色あいが損なわれるという不具合を解消することができ、液晶表示装置に於ける表示品位を格段に向上することができる。

【0050】また、本実施例の変形例として、信号の振幅レベルを基に表示時間を変えるようにしてよい。この変形例に於て、例として輝度変化が小さいほど、表示時間を短くする。これにより、輝度変化が小さい場合に於て、表示時間を短縮することができ、有効表示時間を長くすることができる。また、輝度変化が大きいほど、表示時間を長くする。これにより、輝度変化が大きい場合に於て、液晶の配向状態を十分に変化させることができる。この点に於いても表示品位を格段に向上することができる。

【0051】尚、図1に示す画素表示部100に、表示中の信号以外の信号（データ）を記憶するメモリ等の記憶手段が備えられている場合に、当然の事ながら、この転送時間 $\tau$ をより長く、例えば $1/3\text{TV}$ フィールド期間或いは1TVフィールド期間等に亘る様にすることが

できる。

【0052】また上記の画素への書き込み時間に関して、図7のように、書き込み時間を変調させる書き込み時間変調装置82と別に、判定手段と変調切り換え手段とを備える切り換え回路81を設け、そこから出力される信号により書き込み時間を変調させても良い。前記判定手段に、表示される画像信号の色成分の違いを表す信号、画像信号のレベルを表す信号或は画像信号の極性を表す信号などが入力される。判定手段は、前記入力された信号の種類に対応して、色成分の違いを判定し、或は画像信号のレベルが所定レベルを超えているかどうかを判定し、或は画像信号の極性を判定し、判定結果に対応する判定信号を出力する。尚、色成分の違いを判定する手法として、例えば、画像信号のブランкиング期間、或はブランкиング期間に相当する期間に、色毎に異なる振幅レベル、或は信号幅を有するパルス信号等を挿入してもよい。また、変調切り換え手段に、前記判定手段から出力された判定信号が入力され、書き込み時間の変調が必要な場合、変調切り換え手段は書き込み時間変調装置82に切り換え信号を出し、書き込み時間の変調を行う。

【0053】以上のようにして、画素への色信号の書き込みに要する書き込み時間の変調が行われる。このとき、データ転送回路60から、画素表示部100へのデータ転送方式は任意であり、例えば点順次にデータ転送を行う点順次走査方式を採用しても良いし、1ライン分の信号をまとめて転送する線順次走査方式、或はまた、数ラインを同時に分けて転送する走査方式等を採用しても良い。

【0054】また、前記各実施例に於て、原信号をインターレース信号とし、1TVフィールド期間中に1TVフレームの全信号をノンインターレースで画素部に表示する動作を説明した。ここで、画素に転送される色信号は原信号に忠実なものであっても良いし、何らかの処理を施したもの、例えば2TVフィールド以上の信号を基に加減算等の処理を行ったものであっても良い。

【0055】また、色信号もインターレース信号に限らず、ノンインターレース信号であっても良いという事はいうまでもない。前記色信号は、3原色からなるカラー信号である必要も無く、例えば2色カラー信号であっても何ら差し支え無い。加えて、前記記憶装置群30によって記憶されるデータも3TVフィールド分（インターレースの場合は3フレーム分）である必要は無く、この数は任意である。例えば記憶装置群30が、2TVフィールド分の信号、赤色色信号Rn、R(n+1)、緑色色信号Gn、G(n+1)、青色色信号Bn、B(n+1)を記憶するものであっても良い。

【0056】更に、例えば赤色色信号と青色色信号と緑色色信号とに対応する記憶装置群30を相互に完全に分離する必要は無い。変形例として、例えば一つの記憶裝

置群を時分割して用い、時間的に、赤色用、緑色用等という様に使い分けても、何ら差し支え無い。

【0057】更に複数の画素の走査方法も、インターレースの原信号に対して、2つの走査信号線に対して同じデータを転送し、n番目と(n+1)番目のTVフィールドで組み違ひ走査をする事も考えられる。ここで、前記同じデータが転送される2つの走査信号線の走査は、2ライン同時走査で無くても良い。以上の各変形例は、以下に述べる各実施例についても同様に成立する。

【0058】また、フィールド順次走査／書き込み時間の変調を行う液晶表示装置の電気的構成も、図1の例に限定されず、他の構成によても何ら差し支えない。以下に液晶表示装置の構成に関する幾つかの変形例について説明する。

【0059】図6に示す液晶表示装置の構成は、図1の場合と異なり、A/D変換装置、D/A変換装置を含まず、例えば外部から入力される画像信号をアナログ信号のまま取り扱い、コンデンサ等の記憶手段にホールドする場合の構成である。

【0060】本実施例の液晶表示装置に於て、表示される色信号R、G、Bは、赤信号線10R、緑信号線10G、青信号線10Bを介して、本実施例の液晶表示装置に入力される。入力された各色信号は、各色信号毎のサンプリング装置200R、200G、200Bによってサンプリングされる。各サンプリング装置200R、200G、200Bでサンプリングされた色信号は、記憶装置群30に記憶される。記憶装置群30は、それぞれコンデンサなどからなる各色毎の記憶装置31、32、33；34、35、36；37、38、39から構成され、各色信号を、1フィールドずつ記憶する。

【0061】記憶装置群30は、データ転送回路60及び書き込み時間変調装置82にそれぞれ接続される。書き込み時間変調装置82は、データ走査回路70に接続される。前記各装置は、制御装置80によって制御される。

【0062】尚、図6に示される実施例の液晶表示装置の構成に於て、時間軸変調装置を特に示していないが、必要に応じて前記各実施例に示されたような時間軸変調装置を設けても良い。

【0063】図7、図8、図9、図10は、本発明の更に他の実施例を示すブロック図である。前述の実施例と異なり、画素表示部100に画素毎に画像信号をサンプリングするサンプリング回路を設けた構成である。尚、これらの図に於て、画素電極には画素容量1しか接続されていないが、画素電極には更に補助容量8を必要により接続してもよい。

【0064】図7は、本実施例の基本的構成を示すブロック図である。これまでの実施例と同等な回路は同じ参考符号で示す。図7に於て、映像信号は、信号線10を介して、前記切り換え回路81及び書き込み時間変調装

置82を介して、前記データ走査回路70に入力される。本実施例に於て、例として図1の構成例におけるデータ転送回路60に備えられるシフトレジスタ400によって、行方向に配列された画素からなる画素行に水平走査周期でサンプリングバルスを出力する。一方、各画素500への表示用信号は、前記シフトレジスタ400によるサンプリングバルスの出力によって、例として点走査方式、線走査方式等によって各画素500に供給される。

【0065】各画素500に於て、前記表示用信号をサンプリングするサンプリング回路200、サンプリングされた表示用信号を所定の時間保持するデータ保持回路600、データ保持回路600からの表示用信号に関して、各色信号の一つを選択する色選択回路800及びデータ変換回路300が備えられる。

【0066】尚、シフトレジスタ400及び、データ変換回路300は必要に応じて画素部500外部に、或は画素部500の外部と内部との両方に設けても良い。また、画素容量1への表示用信号の書き込み時間を変調する書き込み時間変調装置82に関して、前段に前記切り換え回路81を配置する構成にしているが、この構成は逆であってもよい。

【0067】更に、データ走査回路70は、画素への書き込み時間を変調させる書き込み時間変調回路82からの出力信号を受け、サンプリング回路200のサンプリング動作を制御するサンプリング制御回路、色選択回路800の動作を制御する色選択制御回路、及び複数の走査線の走査を行う走査回路の機能を併せ持つ回路である。他の構成例として、データ走査回路70が、前記サンプリング制御回路、色選択制御回路、及び走査回路に区分され、かつ前記区分された各回路が、前記書き込み時間変調回路82からの出力信号をそれぞれ受ける構成であっても良い。また、同図において、書き込み時間の変調はデータ走査回路70によって行われる。一方、書き込み時間の変調を行う構成は、これに限定されず、色選択回路800の切換えタイミングを変える等、他の手段によっても何ら差し支えない。これは以下の各実施例に於いても同様である。

【0068】次に、本実施例の液晶表示装置の動作説明を具体的回路に即して説明する。

【0069】図8は、本実施例における液晶表示装置の画素部500周辺の信号処理を行う構成及び画素部500の具体的回路構成を示すブロック図である。本実施例に於て、図7に示す構成と対応する部分は同一の参照符号を付す。本実施例の液晶表示装置に於て、3つの色信号R、G、Bが色信号線10R、10G、10Bを介して、画素表示部100に入力される。また、本実施例に於て、シフトレジスタ400が用いられ、水平方向に配列された複数の画素行に対して、水平走査周期でサンプリングバルスを出力する。

【0070】前記各色信号は切り換え回路81に入力され、該切り換え回路81からの出力は、書き込み時間変調装置82に入力される。書き込み時間変調装置82の出力は、色選択回路800を駆動するための信号を発生させる色選択駆動回路810に入力される。サンプリング回路200は、前記各色信号線10R、10G、10Bからの色信号がそれぞれ入力される3つのトランジスタTr1、Tr2、Tr3を2組有している。各組の各トランジスタTr1、Tr2、Tr3は、2つのAND回路250の各出力によって、各組単位でオン／オフされる。各AND回路250は、データ走査回路70からの走査線71、72をそれぞれ介する各走査信号と、シフトレジスタ400からの信号との論理和を演算する。走査信号線71、72に於ける走査信号は、フィールド期間毎に交互に出力される。

【0071】データ保持回路600は、前記各2組のトランジスタTr1、Tr2、Tr3からのアナログ信号を個別に電荷として蓄積するコンデンサからなる保持容量C1、C2、C3、C4、C5、C6を備えている。

【0072】データ保持回路600からの信号は、色選択回路800に入力される。色選択回路800は、前記色選択駆動回路810からの6種の信号がそれぞれ制御信号として入力される例としてMOSトランジスタからそれぞれ構成される6つのトランジスタTr7、Tr8、Tr9、Tr10、Tr11、Tr12を備える。各トランジスタTr7～Tr12の出力端は共通に接続されてデータ変換回路300に入力される。

【0073】以下、図8及び図10に基づいて、本実施例の液晶表示装置の動作を説明する。図10は、本実施例の動作を説明するタイミングチャートである。色信号線10R、10G、10Bを介して、第n番のTVフィールドの色信号Rn、Gn、Bnが入力されると、まず、走査信号線71が垂直周期期間内で1走査線毎にオンとなる走査信号を出力する。シフトレジスタ400は、水平周期期間内で水平方向に順次オンするので、サンプリング回路200内のAND回路250によって、1ライン毎に、サンプリング回路200内のトランジスタTr1、Tr2、Tr3がオンし、前記色信号Rn、Gn、Bnのサンプリングが行われる。サンプリングされた色信号は、データ保持回路600内の保持容量C1～C3に保持される。

【0074】以上の動作を、第n走査信号線まで行い、第n番のTVフィールドデータを各色毎に全て保持容量C1～C3に格納する。この後、同様にしてn+1番目のTVフィールドの各色信号が、走査信号線72からの走査信号をアクティブにする事により、データ保持回路600内の保持容量C4～C6にそれぞれ格納される。

$n+1$ 番目のTVフィールドデータを保持容量C4～C6に格納している間に、色選択駆動回路810によって色選択信号線をアクティブとする。これにより、色選択回路800内のトランジスタTr7、Tr8、Tr9を交互にオンし、保持容量C1～C3に保持されている第n番のTVフィールドの色信号を、データ変換回路300に入力する。

【0075】ここで、前記切り換え回路81は、信号レベルを表す信号、或は色成分信号を表す信号等に基づいて、前述したように書き込み時間を定める作用を実現し、前記切り換え信号を後段の書き込み時間変調装置82へ入力させる。書き込み時間変調装置82は、該切り換え信号によって色選択駆動回路810を制御し、色選択回路800内のスイッチング用トランジスタTr7、Tr8、Tr9のオン期間を変化させる。これにより、図10で示されるように、破線で表されるタイミングから実線で表されるタイミングへ、各色の表示時間を変調させる。

【0076】このようにして、各色の輝度の調整、或は特定の色の強調、或は特定の色の減衰を行うことができる。

【0077】上記各実施例に於いて、液晶表示装置を例にとって説明している。液晶に対しては交流駆動をしなくてはならないので、データ変換回路300は、出力される信号の極性を反転する極性反転機能を持つ回路としても良い。その後、データ変換回路300によってデータ変換されたデータは、画素容量1に順次に色信号R、G、Bを表示していく。更に、第 $n+1$ 番のTVフィールドの表示用信号は、第 $n+2$ 番のTVフィールドの表示用信号が記憶装置群30に格納されている間に、トランジスタTr10、Tr11、Tr12を順次にオンする。これにより、各色毎の表示用信号が液晶に書き込まれ、赤色の画像、緑色の画像、及び青色の画像を1フィールド期間内で順次的に表示する。

【0078】尚、図10に示すタイミング例では、例として緑色の表示用信号Gの表示時間が1/3TVフィールド以上に亘っている。本実施例の変形例として、各色の表示時間が1/3TVフィールド以内であるようにしても何ら差し支えない。

【0079】また、図7に示すサンプリング回路200の他の構成例として、図9のように、シフトレジスタ400を1走査線毎に画素部500の内部に設け、データ走査回路70からの走査信号をシフトレジスタ400に入力することにより、走査線の選択と、該走査線に接続された画素部500に於けるサンプリング回路200に於けるサンプリングを連動して行うようにしても良い。

【0080】更に、上述の実施例に於て、データ保持回路600としてコンデンサを用い、色選択回路800としてMOSトランジスタを用いる例を示したが、保持機能、切換機能であれば当然のことく他の手段でもよく、

また、数も限定するものではない。

【0081】次に、更に他の実施例について説明する。前述した各実施例に於て、データの記憶手段を画素表示部100の内部或は画素表示部100の外部のいずれかに設ける構成としていたが、データの記憶手段を画素表示部100の内部と外部とに分けて設けるようにしてもよい。この様な場合に於いて、他の構成要素の接続、構成も変更され、例として、書き込み時間変調手段を画素部500と、データ転送回路60或はデータ走査回路70などの画素部500外の領域との両方に設置してもよい。

【0082】これ迄説明した各実施例に於て、各実施例に用いられている各手段及び回路素子が、単結晶シリコン、サファイア、ダイヤモンド、或は多結晶シリコンを含む材料からなる基板或は薄膜から形成された素子である場合に於いて、特にその効果を發揮する。

【0083】以上が本発明の一例としての各実施例の構成及び動作である。本発明に於いて、取り扱われる表示用信号が、上記各実施例に於て説明してきた通常のテレビ信号にとどまらず、例としてコンピュータを用いて作成される画像信号など、他の表示用信号であっても何ら差し支えない。また、表示用信号がインターレース信号かノンインターレース信号か、或いはカラー信号であるか白黒信号であるか、或いはまた、画素表示部100が前記1TVフレームの内容を表示できる走査線数を有しているかないか、或いはフレーム毎、或はフィールド毎の内容をそのまま表示するか何らかの処理をして表示するか、或は表示用信号または表示用デジタルデータの転送に用いている信号線が、各色毎にに対して独立して設定されているか共用しているか等に従って、上述した各実施例の構成及び表示動作が、適宜変形される事は言うまでもない。また、上記各実施例に於いて、液晶表示装置を例にとって本発明が説明された。一方、本発明は液晶表示装置以外の表示装置にも、表示装置の特性に従って変更され、応用されるということは言うまでも無い。

#### 【0084】

【発明の効果】以上の説明から明らかなように、本発明によれば、フィールド順次走査方式を行う画素表示装置において、液晶への電圧印加時間が長くなると共に、走査の最初のラインと最終ラインでの液晶への電圧印加時間の差が小さくすることができ、画面を暗くなるのを防ぐと共に、輝度ムラ、フリッカ等の発生を抑えることができる。また、色成分に対する人間の視覚感覚の違いを補正することにより、自然な輝度、及び色彩が表現できる。

#### 【図面の簡単な説明】

【図1】本発明の一実施例の液晶表示装置のブロック図である。

【図2】本実施例の走査動作を説明するタイムチャート

である。

【図3】本発明の他の実施例の表示動作を説明するタイムチャートである。

【図4】本発明の更に他の実施例の表示動作を説明するタイムチャートである。

【図5】本発明の更に他の実施例の表示動作を説明するタイムチャートである。

【図6】本発明の更に他の実施例の液晶表示装置のブロック図である。

【図7】本発明の更に他の実施例の液晶表示装置のブロック図である。

【図8】本実施例の構成例を示す回路図である。

【図9】本発明の更に他の構成例のブロック図である。

【図10】本発明の更に他の実施例のタイムチャートである。

【図11】従来例の一画素当りの電気的構成のブロック図である。

【図12】他の従来例の一画素当りの電気的構成のブロック図である。

【図13】従来例の動作を説明するタイムチャートである。

【図14】更に他の従来例のブロック図である。

\* 【図15】従来例のタイムチャートである。

#### 【符号の説明】

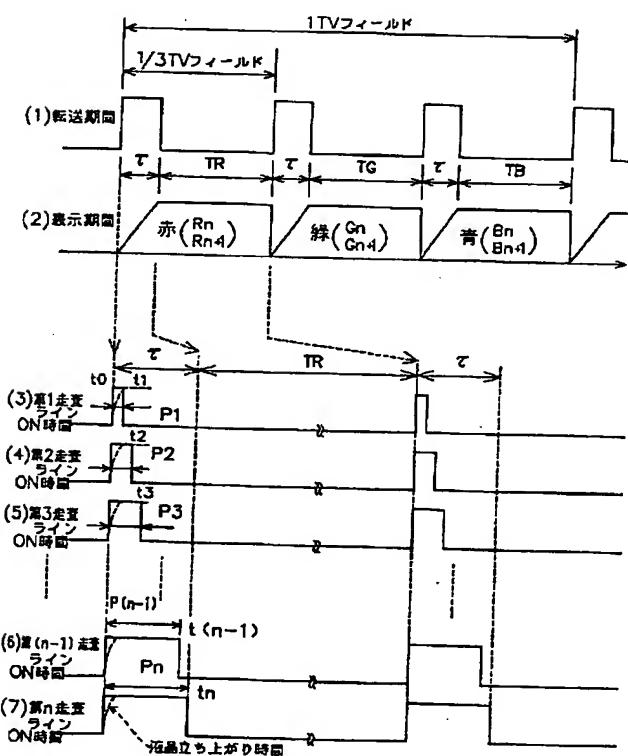
- 1 画素容量
- 2 バッファアンプ回路
- 3 駆動素子
- 4 保持容量
- 5 データ信号線
- 10 色信号線
- 30 記憶装置群
- 40 時間軸変調装置
- 50 デジタルアナログ変換装置
- 60 データ転送回路
- 70 データ走査回路
- 80 制御装置
- 100 画素表示部
- 200 サンプリング回路
- 250 AND回路
- 300 データ変換回路
- 500 画素部
- 600 データ保持回路
- 800 色選択回路

10

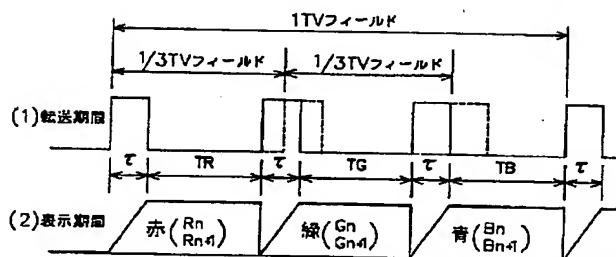
20

\*

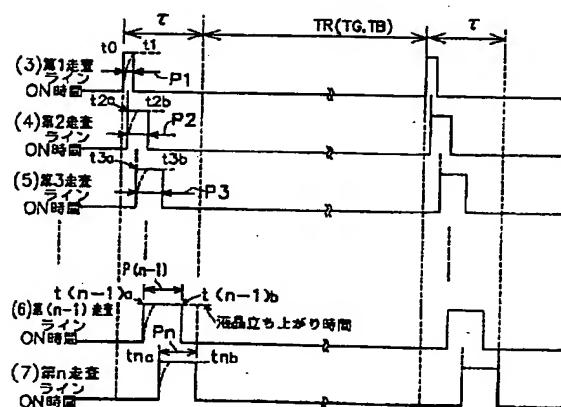
【図2】



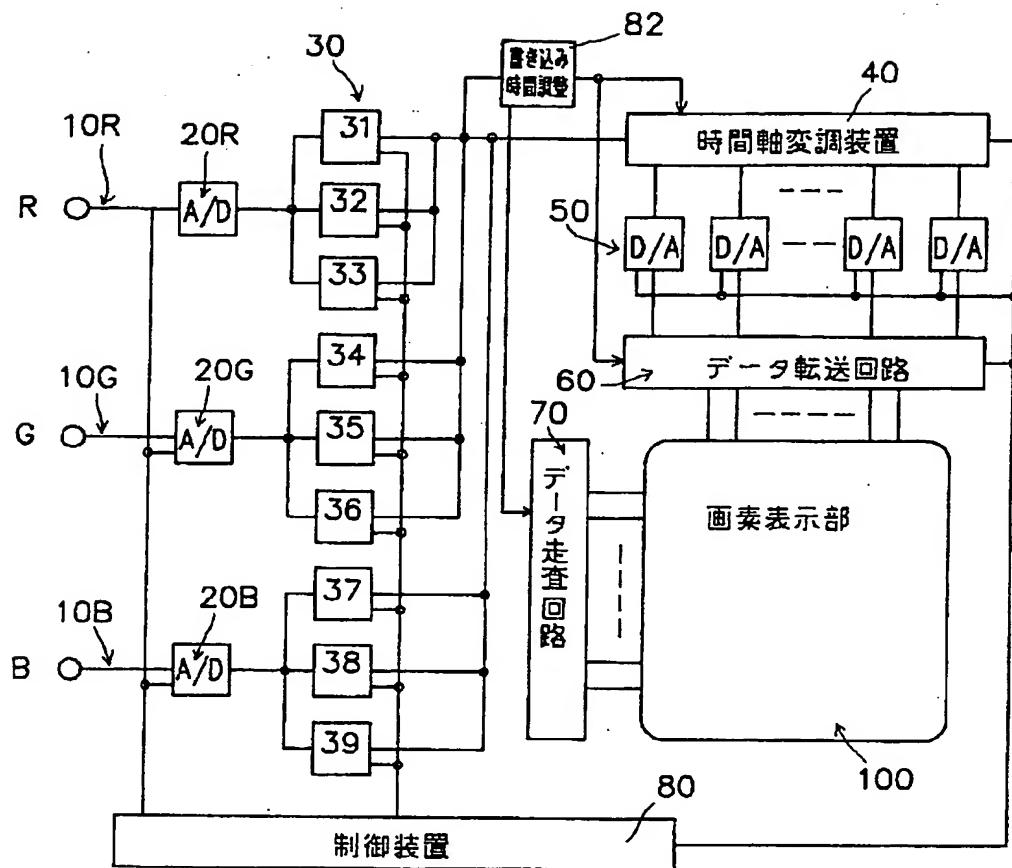
【図3】



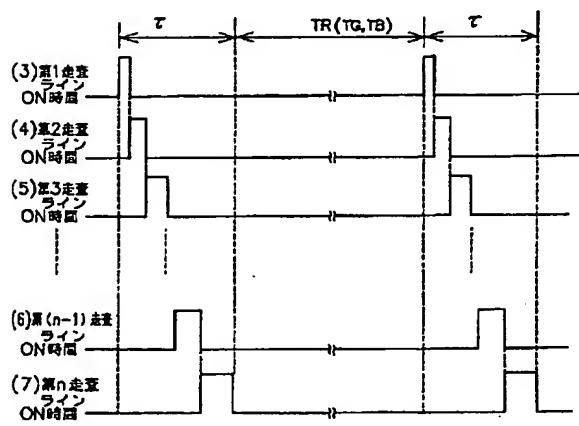
【図4】



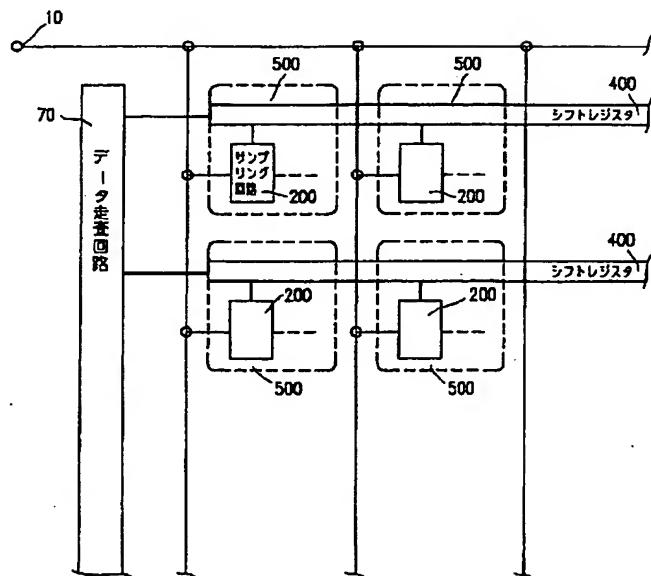
【図1】



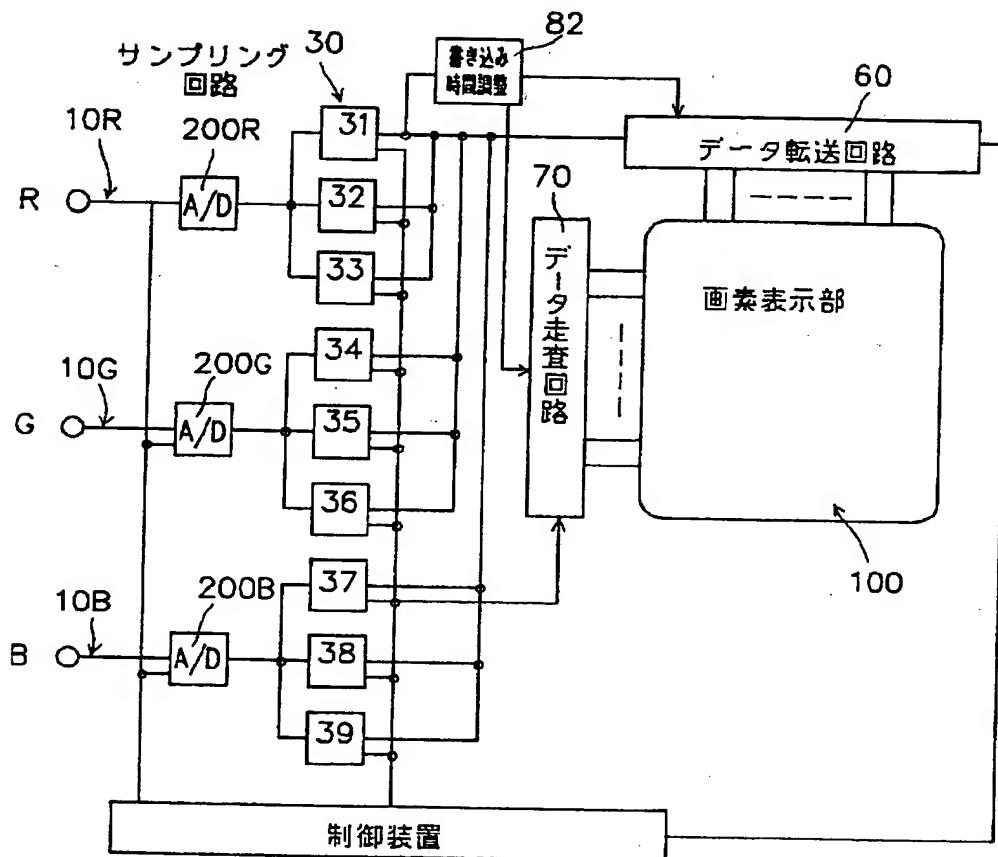
【図5】



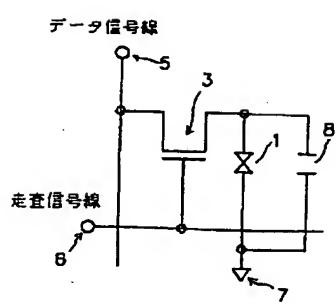
【図9】



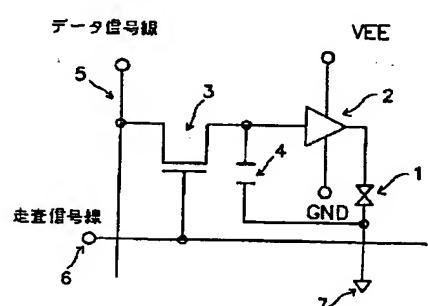
【図6】



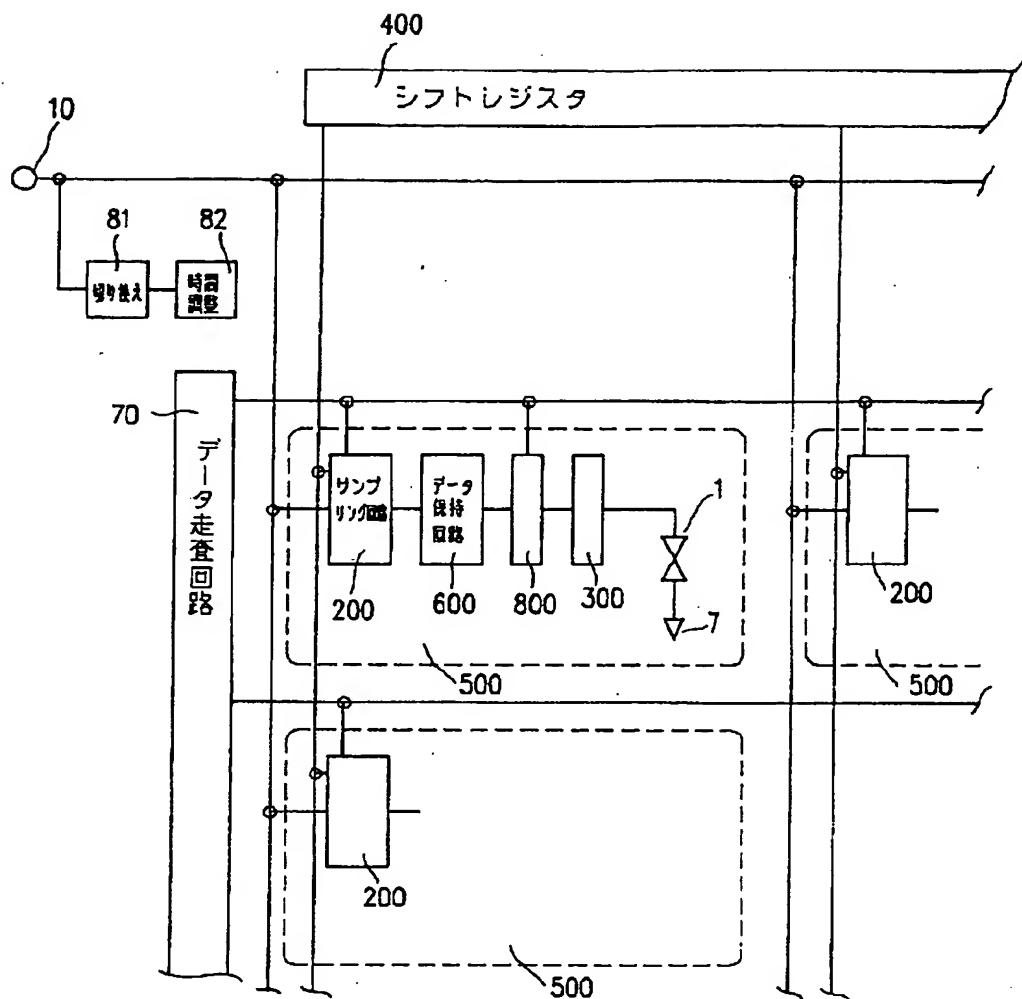
【図11】



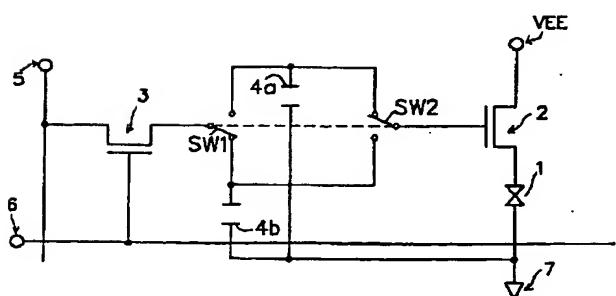
【図12】



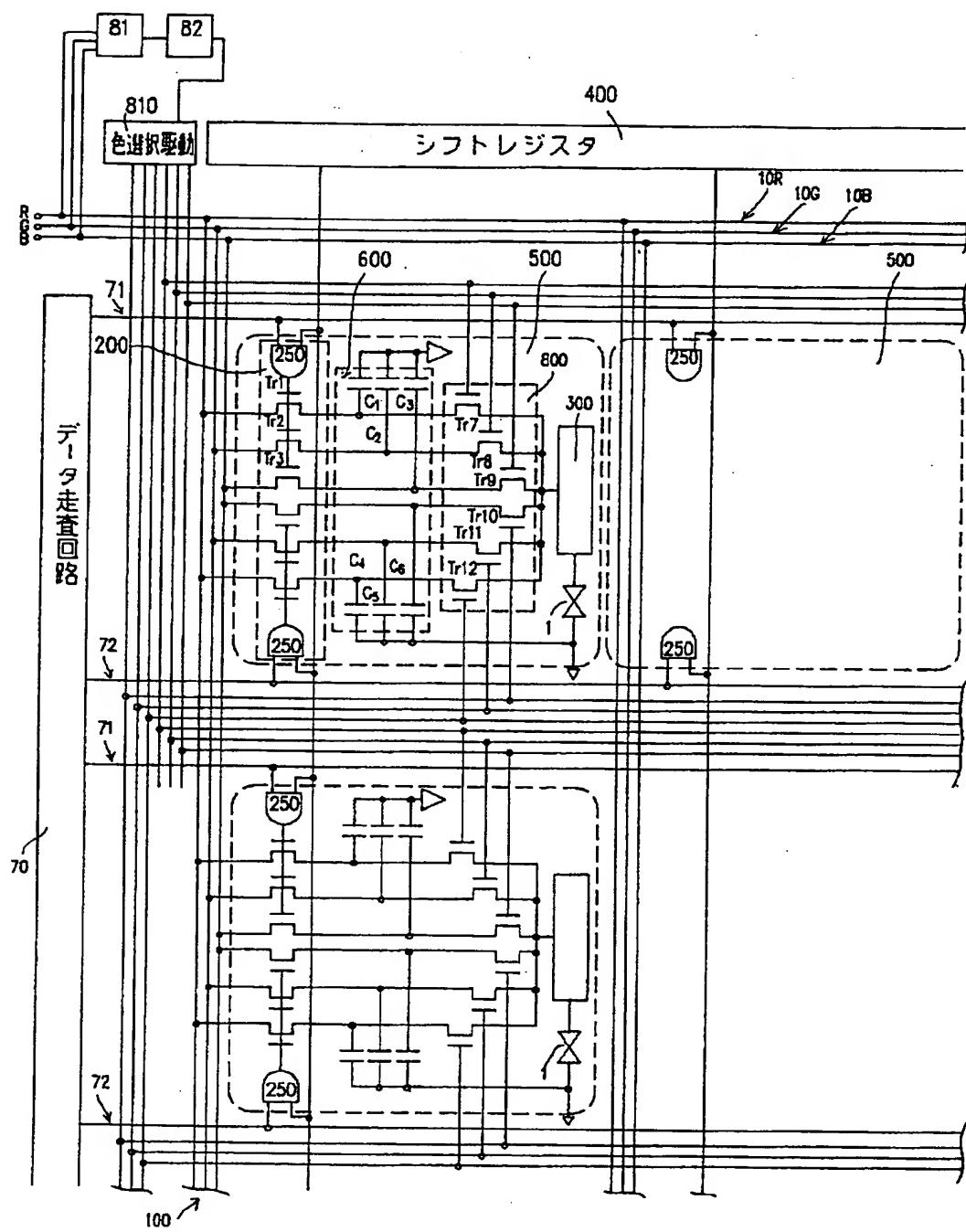
【図7】



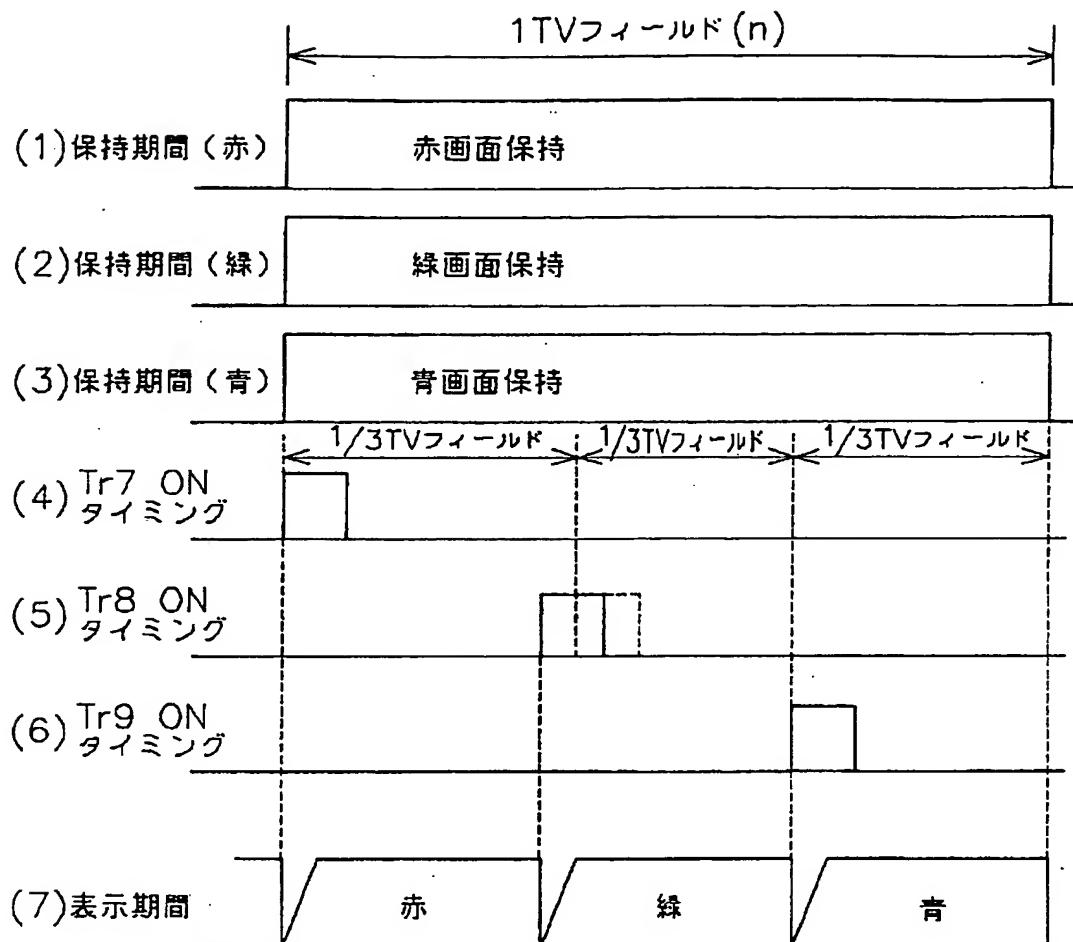
【図14】



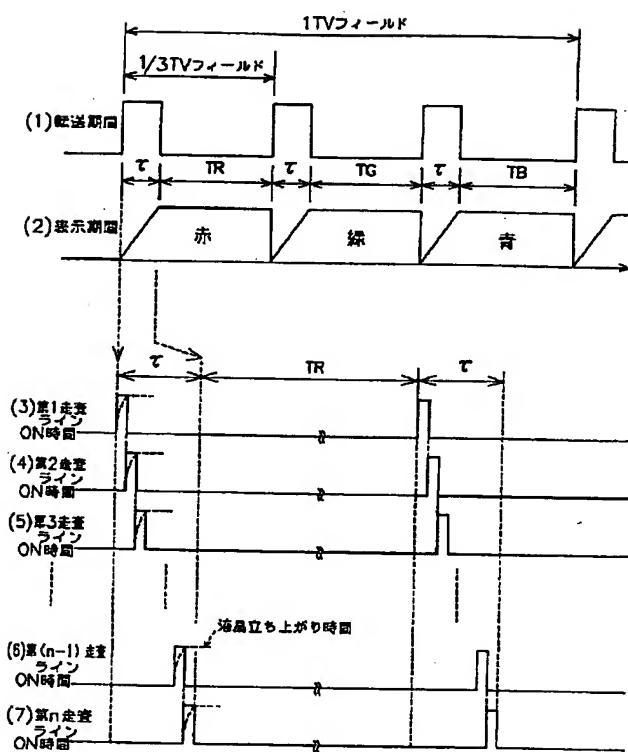
【図8】



【図10】



【図13】



【図15】

